

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-251282

(43)公開日 平成9年(1997)9月22日

(51)Int.Cl.<sup>6</sup>

G 0 9 G 3/36

G 0 2 F 1/133  
1/1343

識別記号

府内整理番号

F I

G 0 9 G 3/36

G 0 2 F 1/133  
1/1343

技術表示箇所

5 7 5

1/1343

審査請求 未請求 請求項の数4 O L (全11頁)

(21)出願番号

特願平8-58986

(22)出願日

平成8年(1996)3月15日

(71)出願人 000221339

東芝電子エンジニアリング株式会社

神奈川県川崎市川崎区日進町7番地1

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 松澤 順二

神奈川県川崎市川崎区日進町7番地1 東  
芝電子エンジニアリング株式会社内

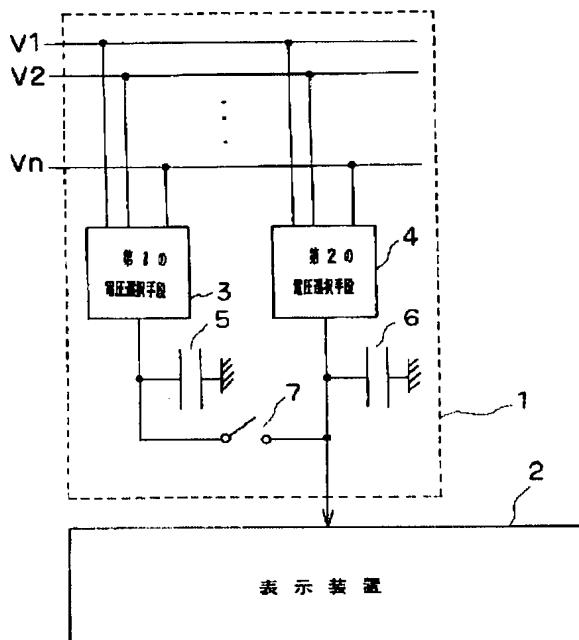
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 表示装置の駆動装置、液晶表示装置及び液晶表示装置の駆動方法

(57)【要約】

【課題】 表示階調数が増加したときでも駆動電圧の数を抑えること。

【解決手段】 第1及び第2の電圧選択手段3、4は、複数系統の電圧V1、V2、…、Vnから1つの電圧をそれぞれ選択する。選択された各電圧は、第1及び第2の容量素子5、6に保持される。そして、例えばスイッチ7の切替えにより第1の容量素子5と第2の容量素子6とを並列接続し、得られる重畳電圧を多階調表示のための電圧として表示装置2に出力している。ここで、第1及び第2の容量素子5、6は、互いに容量を異にすることから、第1の容量素子5にV1と第2の容量素子6にVmを印加する場合と第1の容量素子5にVmと第2の容量素子6にV1を印加する場合とでは異なる重畳電圧が得られる。



## 【特許請求の範囲】

【請求項1】異なる電圧により多階調表示を行う表示装置を駆動する装置において、複数系統の電圧を供給する電圧供給手段と、前記複数系統の電圧から1つの電圧をそれぞれ選択する第1及び第2の電圧選択手段と、互いに容量を異にし、前記各電圧選択手段により選択された各電圧を保持する第1及び第2の容量素子と、前記第1の容量素子と前記第2の容量素子とを並列接続して得られる重疊電圧を前記多階調表示のための電圧として前記表示装置に出力する手段とを具備することを特徴とする表示装置の駆動装置。

【請求項2】多階調ディジタル信号に応じた電圧を液晶層に印加して多階調表示を行う液晶表示装置において、

複数系統の電圧を供給する電圧供給手段と、前記多階調ディジタル信号に応じて前記複数系統の電圧から1つの電圧をそれぞれ選択する第1及び第2の電圧選択手段と、互いに容量を異にし、前記各電圧選択手段により選択された各電圧を保持する第1及び第2の容量素子と、前記第1の容量素子と前記第2の容量素子とを並列接続して得られる重疊電圧に応じた電圧を前記液晶層に印加する印加手段とを具備することを特徴とする液晶表示装置。

【請求項3】請求項2記載の液晶表示装置において、前記印加手段が、

前記第1の容量素子と前記第2の容量素子とを並列接続するためのスイッチと、前記並列接続して得られた重疊電圧を電流増幅して前記液晶層に印加するバッファ回路とを具備することを特徴とする液晶表示装置。

【請求項4】多階調ディジタル信号に応じた電圧を液晶層に印加して多階調表示を行う液晶表示装置を駆動する方法において、

前記多階調ディジタル信号に応じて複数系統の電圧から2種類の電圧を選択するステップと、

互いに容量を異にする第1及び第2の容量素子に、前記選択した各電圧を保持するステップと、

前記第1及び第2の容量素子で電圧を保持した後に、前記第1の容量素子と前記第2の容量素子とを並列接続するステップと、

前記並列接続して得られる重疊電圧に応じた電圧を前記液晶層に印加するステップとを具備することを特徴とする液晶表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、例えば多階調表示を行う液晶表示装置等に用いられる表示装置の駆動装置、液晶表示装置及びその駆動方法に関する。

## 【0002】

【従来の技術】液晶表示装置は、軽量、低消費電力の特徴を生かして、種々の分野で利用されるようになってきており、中でも多階調表示が可能な液晶表示装置はテレビあるいはパーソナルコンピュータ等のディスプレイとして注目を集めている。

【0003】例えば各画素に薄膜トランジスタ等のスイッチング素子が設けられたアクティブマトリックス型液晶表示装置は、走査線数の多い表示に対しても隣接電極間でのクロストークのない表示が可能であることから、近年注目されるようになってきている。

【0004】このようなアクティブマトリックス型液晶表示装置では、各信号電極に液晶駆動電圧を供給する方式として、アナログ方式とディジタル方式がある。アナログ方式では、アナログ画像信号を入力とし、これを順次サンプルホールドすることにより1水平ライン分の並列画像信号を得る。ディジタル方式では、ディジタル画像信号を入力とし、このディジタル画像信号を処理することにより1水平ライン分の並列画像信号を得る。

【0005】図5に多階調ディジタル画像信号での表示が可能なアクティブマトリックス型液晶表示装置の信号線駆動回路を示す。

【0006】同図に示す信号線駆動回路51は、主としてシフトレジスタとラッチ等を有する直並列変換回路52、n個のデコーダ53及びn個の電圧選択回路54によって構成されている。

【0007】直並列変換回路52には、mビットよりなる多階調ディジタル画像信号DSと、シフトクロック信号CPHと、水平スタート信号STHとが入力される。多階調ディジタル画像信号DSは、シフトクロック信号CPHと水平スタート信号STHとにより各デコーダ53に同時に outputされるように直並列変換され、mビット表示データとなる。

【0008】各電圧選択回路54には、図6に示すようにフレーム周期の整数倍またはライン周期の整数倍の期間T毎に基準電圧Vscに対し極性が反転する液晶駆動電圧V1、V2、…、V2<sup>m</sup>が供給されている。極性反転するのは、液晶組成物の劣化を防止するため交流駆動する必要があるためである。

【0009】各mビット表示データは、各デコーダ53により復号化され、各電圧選択回路54内のスイッチをオン・オフ制御し、液晶駆動電圧V1、V2、…、V2<sup>m</sup>のうち1つ電圧を選択する。選択された液晶駆動電圧は、各信号線に供給される。図7に別の従来例を示す。

【0010】同図に示す信号線駆動回路71は、主としてシフトレジスタとラッチ等を有する直並列変換回路72、n個の上位m/2ビットデコーダ73、n個の下位m/2ビットデコーダ74、n個の第1の電圧選択回路75、n個の第2の電圧選択回路76、n個のホールドコンデンサ77、n個のスイッチ78及びn個の電流バッファ79によって構成されている。

【0011】直並列変換回路72には、mビットの多階調ディジタル画像信号DSと、シフトクロック信号CPHと、水平スタート信号STHとが入力される。多階調ディジタル信号DSは、シフトクロック信号CPHと水平スタート信号STHにより上位 $m/2$ ビットのデータが上位 $m/2$ ビットデコーダ73に、下位 $m/2$ ビットのデータが下位 $m/2$ ビットデコーダ74に出力されるように直並列変換される。

【0012】第1の電圧選択回路75は、 $2^{m/2}$ 個のスイッチを有し、上位 $m/2$ ビットデコーダ73の出力に応じてそのうちの1つのスイッチがオン制御される。各スイッチの各一端には $2^{m/2}$ 種類のメイン電圧V<sub>k1</sub>～V<sub>k2^{m/2}</sub>がそれぞれ印加され、他端は全て共通接続されてホールドコンデンサ77のコモン端子に接続されている。

【0013】第2の電圧選択回路76は、同じく $2^{m/2}$ 個のスイッチを有し、下位 $m/2$ ビットデコーダ74の出力に応じてそのうちの1つのスイッチがオン制御される。各スイッチの各一端には $2^{m/2}$ 種類のサブ電圧V<sub>c1</sub>～V<sub>c2^{m/2}</sub>がそれぞれ印加され、他端は全て共通接続されてホールドコンデンサ77の充電側端子に接続されている。

【0014】ホールドコンデンサ77のコモン端子には、コモン端子をグランド電位に接続するかどうかを制御するスイッチ78が設けられており、制御信号Sによりオン・オフの制御が行われる。また、制御信号Sは上位 $m/2$ ビットデコーダ73と下位 $m/2$ ビットデコーダ74の活性化も行い、スイッチ78がオンしているときは下位 $m/2$ ビットデコーダ74が活性化され、スイッチ78がオフしているときには上位 $m/2$ ビットデコーダ73が活性化されるようになっている。

【0015】ホールドコンデンサ77のホールド電圧は、出力制御信号OEの制御により電流バッファ79を介して信号線に出力される。図8に各スイッチの制御信号のタイミングを示す。

【0016】ところで、図5に示した信号線駆動回路では、mビットのディジタル画像信号DSに対して $2^{m/2}$ 種類のレベルの異なる液晶駆動電圧V<sub>1</sub>、V<sub>2</sub>、…、V( $2^m$ )を入力する必要がある。また、図7に示した信号線駆動回路では、mビットのディジタル画像信号DSに対して $2^{m/2} + 2^{m/2}$ 種類つまり $2^{(m/2)+1}$ 種類のレベルの異なる液晶駆動電圧V<sub>k1</sub>～V<sub>k2^{m/2}</sub>、V<sub>c1</sub>～V<sub>c2^{m/2}</sub>を入力する必要がある。

### 【0017】

【発明が解決しようとする課題】このように多階調ディジタル画像信号で表示を行うアクティブマトリックス型液晶表示装置における従来の信号線駆動回路では、表示階調数の増加に伴い、液晶駆動電圧の数が増大するという問題がある。そして、液晶駆動電圧の数が増大すると、これを切り替えるための制御線やスイッチ数が増大

するという問題等も生じ、集積化を疎外したり、高コスト化を招くことになる。要するに、この種の従来の回路では、多数の種類の電圧を出力するには、構成が非常に複雑になるという問題があった。

【0018】本発明は、このような課題を解決するためになされたもので、表示階調数が増加したときでも簡単な構成で表示装置を駆動することができる表示装置の駆動装置、液晶表示装置及びその駆動方法を提供することを目的としている。

10 【0019】本発明は、表示階調数が増加したときでも駆動電圧の数を抑えることができる表示装置の駆動装置、液晶表示装置及びその駆動方法を提供することを目的としている。

【0020】本発明は、表示階調数が増加したときでも高集積化やコスト削減が可能な表示装置の駆動装置、液晶表示装置及びその駆動方法を提供することを目的としている。

### 【0021】

【課題を解決するための手段】かかる課題を解決するため、請求項1記載の本発明は、異なる電圧により多階調表示を行う表示装置を駆動する装置において、複数系統の電圧を供給する電圧供給手段と、前記複数系統の電圧から1つの電圧をそれぞれ選択する第1及び第2の電圧選択手段と、互いに容量を異にし、前記各電圧選択手段により選択された各電圧を保持する第1及び第2の容量素子と、前記第1の容量素子と前記第2の容量素子とを並列接続して得られる重畠電圧を前記多階調表示のための電圧として前記表示装置に出力する手段とを具備する。

30 【0022】すなわち、図1に示すように本発明の駆動装置1は、異なる電圧により多階調表示を行う表示装置2を駆動するものである。第1及び第2の電圧選択手段3、4は、複数系統の電圧V<sub>1</sub>、V<sub>2</sub>、…、V<sub>n</sub>から1つの電圧をそれぞれ選択する。選択された各電圧は、第1及び第2の容量素子5、6に保持される。そして、例えばスイッチ7の切替えにより第1の容量素子5と第2の容量素子6とを並列接続し、得られる重畠電圧を多階調表示のための電圧として表示装置2に出力している。

【0023】ここで、第1及び第2の容量素子5、6は、互いに容量を異にすることから、第1の容量素子5にV<sub>1</sub>と第2の容量素子6にV<sub>m</sub>を印加する場合と第1の容量素子5にV<sub>m</sub>と第2の容量素子6にV<sub>1</sub>を印加する場合とでは異なる重畠電圧が得られる。本発明は、この原理を利用したものである。すなわち、本発明は、複数系統の電圧V<sub>1</sub>、V<sub>2</sub>、…、V<sub>n</sub>からこの倍の種類の重畠電圧を得ようとするものであり、これにより表示階調数が増加したときでも駆動電圧の数を抑えるようにしている。

【0024】本発明の駆動装置は、異なる電圧により多階調表示を行う表示装置であれば、アクティブマトリク

ス型液晶表示装置ばかりでなく他の表示装置、例えば単純マトリクス型液晶表示装置やプラズマディスプレイ等にも当然適用できる。

【0025】請求項2記載の本発明は、多階調ディジタル信号に応じた電圧を液晶層に印加して多階調表示を行う液晶表示装置において、複数系統の電圧を供給する電圧供給手段と、前記多階調ディジタル信号に応じて前記複数系統の電圧から1つの電圧をそれぞれ選択する第1及び第2の電圧選択手段と、互いに容量を異にし、前記各電圧選択手段により選択された各電圧を保持する第1及び第2の容量素子と、前記第1の容量素子と前記第2の容量素子とを並列接続して得られる重畳電圧に応じた電圧を前記液晶層に印加する印加手段とを具備する。

【0026】請求項3記載の本発明は、請求項2記載の液晶表示装置において、前記印加手段が、前記第1の容量素子と前記第2の容量素子とを並列接続するためのスイッチと、前記並列接続して得られた重畳電圧を電流増幅して前記液晶層に印加するバッファ回路とを具備する。

【0027】請求項4記載の本発明は、多階調ディジタル信号に応じた電圧を液晶層に印加して多階調表示を行う液晶表示装置を駆動する方法において、前記多階調ディジタル信号に応じて複数系統の電圧から2種類の電圧を選択するステップと、互いに容量を異なる第1及び第2の容量素子に、前記選択した各電圧を保持するステップと、前記第1及び第2の容量素子で電圧を保持した後に、前記第1の容量素子と前記第2の容量素子とを並列接続するステップと、前記並列接続して得られる重畳電圧に応じた電圧を前記液晶層に印加するステップとを具備する。

【0028】本発明を多階調ディジタル画像信号での表示が可能なアクティブマトリクス型液晶表示装置に適用すると、入力される多階調ディジタル信号を1ラインごとに直並列変換して画素表示データとなす直並列変換回路と、画素表示データを復号化する複数の第1及び第2のデコーダと、デコーダの出力に応じて液晶駆動電圧の一つを選択する第1及び第2の電圧選択回路と、各電圧選択回路の出力を一定期間保持するための容量比が $1 = n$  ( $n > 1$ ) の第1及び第2のホールドコンデンサと、第1の電圧選択回路の出力と第2の電圧選択回路の出力を短絡するスイッチと、第1および第2の電圧選択回路の出力を電流増幅し、液晶表示部に出力するバッファ回路とを備えたものとすればよい。これにより、第1の電圧選択回路で選択された液晶駆動電圧と、第2の電圧選択回路で選択された液晶駆動電圧の中間電圧を発生させ、駆動回路に入力する液晶駆動電圧の数を増やすことなく階調数を増やすことができる。より具体的には、以下に示される。

【0029】

【発明の実施の形態】図2に本発明を適用したアクティ

ブマトリックス型液晶表示装置の構成を示す。図2に示すように、第1のガラス基板10上に信号線Xiと走査線Yiマトリクス状に形成されている。信号線Xiと走査線Yiとの各交差部近傍には画素電極11とTFT12とが形成されている。TFT12のドレイン電極は画素電極11に、ソース電極は信号線Xiに、ゲート電極は走査線Yiに接続されている。第1のガラス基板10と対向して配置された第2のガラス基板13上に対向電極14が形成され、第1のガラス基板10と第2のガラス基板13との間に液晶層(図示を省略)が挟持されている。また、TFT12のドレイン電極は、補助容量(Cs)を介して共通補助容量電極17に接続されている。

【0030】信号線Xiは、信号線駆動回路19に接続されている。信号線駆動回路19は、各信号線Xiに表示信号を印加する。表示信号の電圧振幅とは、この信号線駆動回路19の出力の振幅である。走査線Yiは、走査線駆動回路20に接続されている。走査線駆動回路20は、走査線Yiに走査信号を印加する。対向電極14は、対向電極駆動回路21に接続されている。対向電極駆動回路21は、対向電極14に対向電極電位を印加する。信号線駆動回路19、走査線駆動回路20及び対向電極駆動回路21は、制御回路22に接続されている。制御回路22は、各回路の駆動を制御する。

【0031】図3は信号線駆動回路19の構成を示す図である。図3に示すように、この信号線駆動回路19は、主としてシフトレジスタとラッチなどを有する直並列変換回路30、n個の第1のデコーダ31、n個の第2のデコーダ32、n個の第1の電圧選択回路33、n個の第2の電圧選択回路34、n回の第1のホールドコンデンサ35、n個の第2のホールドコンデンサ36、n個のスイッチ37、n個の電流バッファ38によって構成されている。

【0032】直並列変換回路30には、制御回路22よりmビットの多階調ディジタル画像信号DSと、シフトクロック信号CPHと、水平スタート信号STHとが入力される。直並列変換回路30では、多階調ディジタル信号DSがシフトクロック信号CPHと水平スタート信号STHとにより第1のデコーダ31および第2のデコーダ32に同時に出力されるよう直並列変換され、mビット表示データとなる。各第1のデコーダ31、第2のデコーダ32に対しmビット表示データが出力されている点で図7に示した従来例と異なる。

【0033】第1の電圧選択回路33および第2の電圧選択回路34には、図6に示したようにフレーム周期の整数倍またはライン周期の整数倍毎に基準電圧Vscに対し極性が反転する液晶駆動電圧V1、V2、…、V( $2^{m/2}$ )が供給されている。mビット表示データは、第1のデコーダ31により復号化され、第1の電圧選択回路33内のスイッチをオン・オフ制御し、液晶駆動電圧V

$V_1, V_2 \dots V(2^{m/2})$  のうち 1 つの電圧を選択する。選択された液晶駆動電圧は、第 1 のホールドコンデンサ 3 5 に書き込まれる。さらに、 $m$  ビット表示データは、第 2 のデコーダ 3 2 により復号化され、第 2 の電圧選択回路 3 4 内のスイッチをオン・オフ制御し、液晶駆動電圧  $V_1, V_2 \dots V(2^{m/2})$  のうち 1 つの電圧を選択する。選択された液晶駆動電圧は、第 2 のホールドコンデンサ 3 6 に書き込まれる。

【0034】第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 との容量比は、 $1 : n$  ( $n > 1$ ) とする。第 1 のデコーダ 3 1 及び第 2 のデコーダ 3 2 は、第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 に液晶駆動電圧が一定期間書き込まれた後、第 1 の電圧選択回路 3 3 内のスイッチと第 2 の電圧選択回路 3 4 内のスイッチをオフする。

【0035】その後、スイッチ 3 7 は、制御回路 2 2 より送出された制御信号 S によりオンにされ、第 1 の電圧選択回路 3 3 の出力と第 2 の電圧選択回路 3 4 の出力が短絡される。つまり、第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 を並列接続した重畳電圧が電流バッファ 3 8 に出力される。電流バッファ 3 8 は、この重畳電圧を電流増幅して信号線 X i に出力する。

【0036】電流バッファ 3 8 は、入力インピーダンスが高い回路構成になっており、制御回路 2 2 から送出された制御信号 O E によりその出力が制御されている。

【0037】図 4 に各スイッチの制御信号のタイミングを示す。

【0038】まず、第 1 のデコーダ 3 1 と第 2 のデコ-

$$\begin{aligned} V_0 &= (C_1 \cdot V_1 + C_2 \cdot V_2) / (C_1 + C_2) \\ &= (C_1 \cdot V_1 + n \cdot C_1 \cdot V_2) / (C_1 + n \cdot C_1) \\ &= (V_1 + n \cdot V_2) / (1+n) \end{aligned}$$

となり、出力電圧  $V_0$  は  $V_1$  と  $V_2$  の中間電圧となる。

【0041】また、第 1 のホールドコンデンサ 3 5 に液晶駆動電圧  $V_2$  が書き込まれ、第 2 のホールドコンデン

$$\begin{aligned} V_0' &= (C_1 \cdot V_2 + C_2 \cdot V_1) / (C_1 + C_2) \\ &= (C_1 \cdot V_2 + n \cdot C_1 \cdot V_1) / (C_1 + n \cdot C_1) \\ &= (V_2 + n \cdot V_1) / (1+n) \end{aligned}$$

となり、出力電圧  $V_0'$  は  $V_1$  と  $V_2$  の中間電圧となる。

【0042】ここで、 $C_1$  と  $C_2$  の容量比は異なるので、出力電圧  $V_0$  と出力電圧  $V_0'$  とは異なる値の電圧となる。

【0043】従って、この例の液晶表示装置では、 $m$  ビットの表示に対して  $2^{m/2}$  種類の液晶駆動電圧を信号線駆動回路 1 9 に供給すればよいので、液晶駆動電圧の数が従来のそれに比べ半分以上減らすことができ、液晶駆動電圧を切り替えるためのスイッチの数も減らすことができる。よって、この例の液晶表示装置では、駆動関係の回路を高集積化でき、またコストの削減も可能である。

ダ 3 2 の出力がオンとなり、書き込み期間の間このオン状態が続き、この間第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 に所定の電圧が印加される。その後、第 1 のデコーダ 3 1 と第 2 のデコーダ 3 2 の出力がオフとなり、僅かな期間過ぎた後、制御信号 S がオンとなり、第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 とが並列接続される。この後、第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 の電荷を平均化させる期間過ぎた後、制御信号 O E をオンし、所定期間第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 とを並列接続した重畳電圧が電流バッファ 3 8 に出力される。制御信号 O E がオフした後、制御信号 S がオフする。

【0039】ここで、第 1 のホールドコンデンサ 3 5 に液晶駆動電圧  $V_1$  が書き込まれたとすると、電荷  $Q_1$  は  $Q_1 = C_1 \cdot V_1$  となる。同時に、第 2 のホールドコンデンサ 3 6 に液晶駆動電圧  $V_2$  が書き込まれたとすると、電荷  $Q_2$  は  $Q_2 = C_2 \cdot V_2$  となる。

【0040】その後、第 1 の電圧選択回路 3 3 内のスイッチと第 2 の電圧選択回路 3 4 内のスイッチをオフし、スイッチ 3 7 をオンすると、そのときの電荷  $Q_0$  は、  
20  $Q_0 = Q_1 + Q_2$

$$\begin{aligned} &= C_1 \cdot V_1 + C_2 \cdot V_2 \\ &= (C_1 + C_2) \times V_0 \end{aligned}$$

ここで、 $V_0$  は第 1 のホールドコンデンサ 3 5 及び第 2 のホールドコンデンサ 3 6 に保持される重畳電圧としての出力電圧である。また、第 1 のホールドコンデンサ 3 5 と第 2 のホールドコンデンサ 3 6 との容量比は  $1 : n$  であるから、出力電圧  $V_0$  は、

サ 3 6 に液晶駆動電圧  $V_2$  が書き込まれたとすると、出力電圧  $V_0'$  は、

$$\begin{aligned} V_0' &= (C_1 \cdot V_2 + C_2 \cdot V_1) / (C_1 + C_2) \\ &= (C_1 \cdot V_2 + n \cdot C_1 \cdot V_1) / (C_1 + n \cdot C_1) \\ &= (V_2 + n \cdot V_1) / (1+n) \end{aligned}$$

る。

40 【0044】本発明は、上述した例には限定されず、その技術思想の範囲内において様々に変形して実施することが可能である。

【0045】

【発明の効果】以上詳述したように、本発明によれば、複数系統の電圧から 2 種類の電圧をそれぞれ選択して互いに容量の異なる第 1 及び第 2 の容量素子に保持し、これらを並列接続し得られる重畳電圧を多階調表示のための電圧としているので、表示階調数が増加したときでも駆動電圧の数を抑えることができる。これにより、構成を簡単化でき、高集積化やコスト削減が可能となる。

## 【図面の簡単な説明】

【図1】 本発明の原理を説明するための図。

【図2】 本発明を適用したアクティブマトリックス型液晶表示装置の構成を示す図。

【図3】 図2に示した信号線駆動回路の構成を示す図。

【図4】 図3に示した各スイッチの制御信号のタイミングを示す図。

【図5】 従来の多階調ディジタル画像信号での表示が可能なアクティブマトリックス型液晶表示装置の信号線駆動回路を示す図。

【図6】 液晶駆動電圧の波形図。

【図7】 従来の多階調ディジタル画像信号での表示が

可能なアクティブマトリックス型液晶表示装置の他の信号線駆動回路を示す図。

【図8】 図7に示した各スイッチの制御信号のタイミングを示す図。

## 【符号の説明】

1 駆動装置

2 表示装置

3 第1の電圧選択手段

4 第2の電圧選択手段

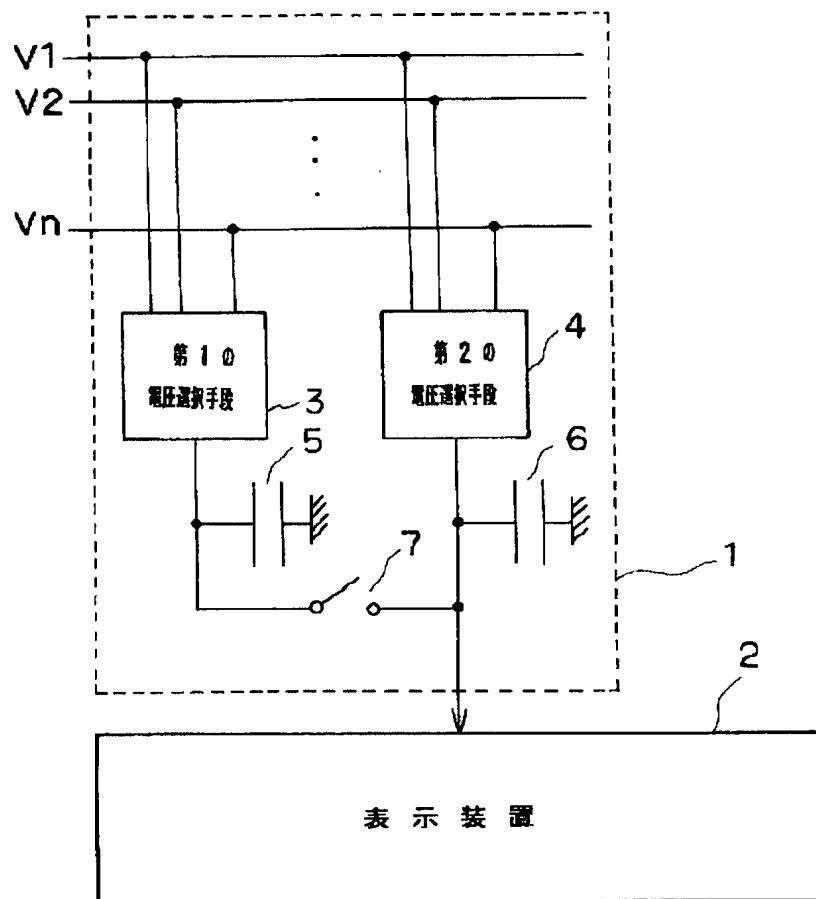
5 第1の容量素子

6 第2の容量素子

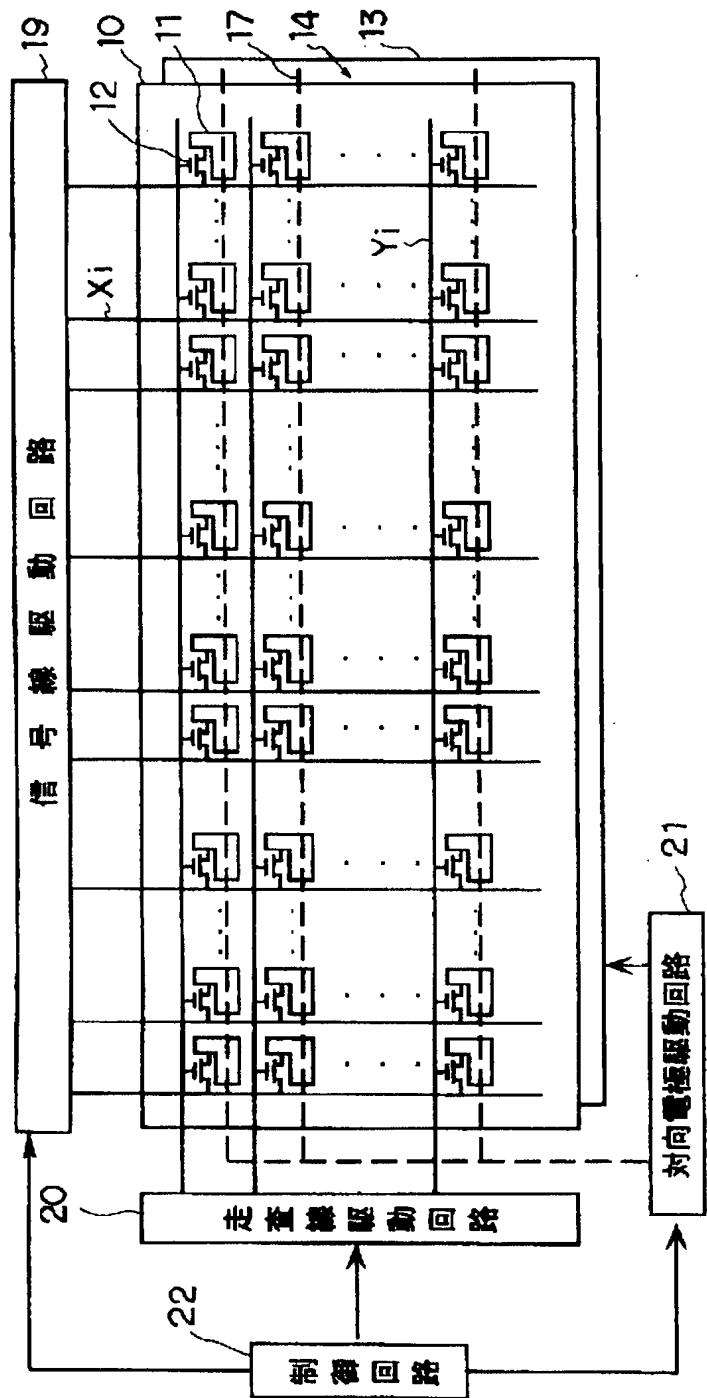
7 スイッチ

V1、V2、…、Vn 複数系統の電圧

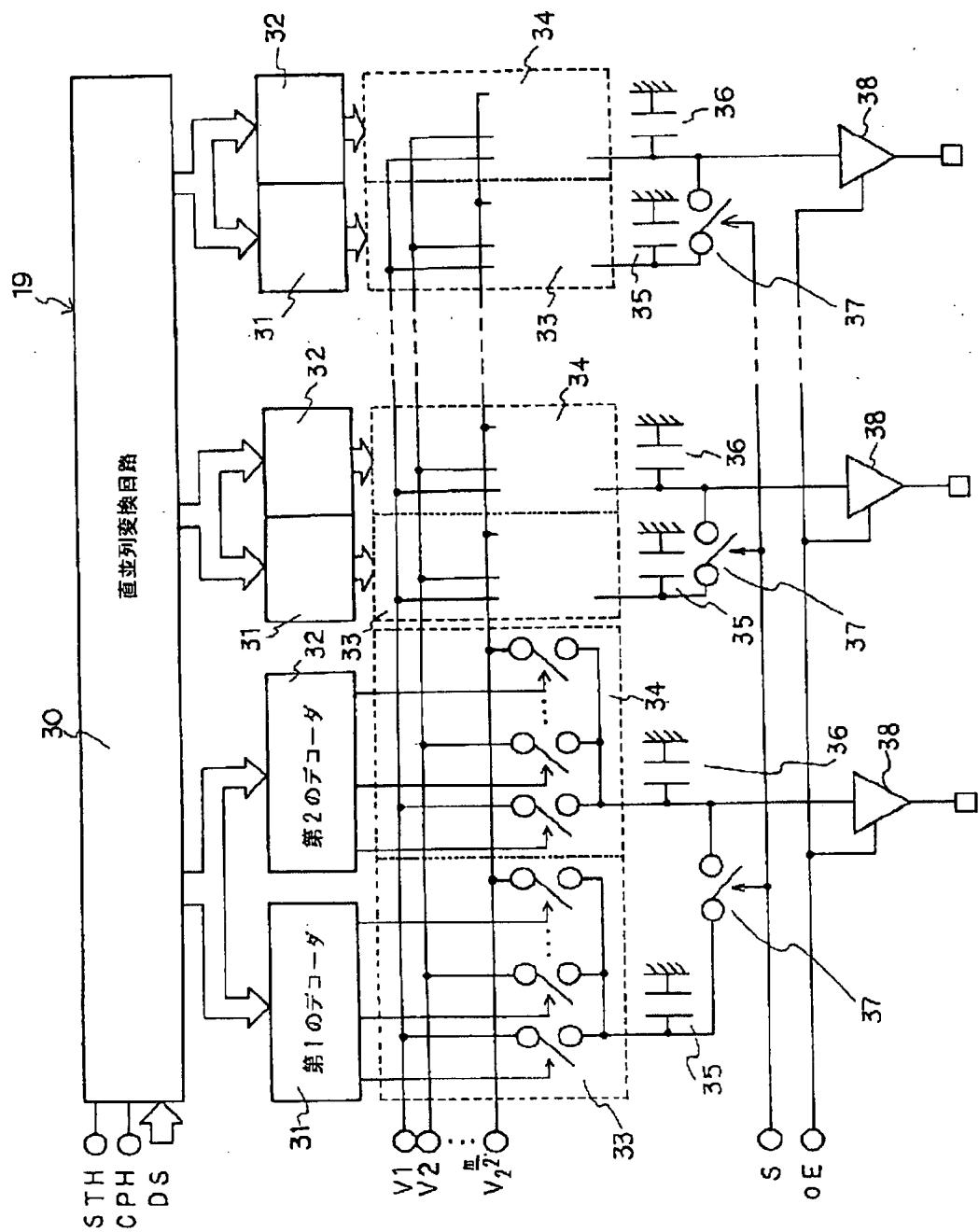
【図1】



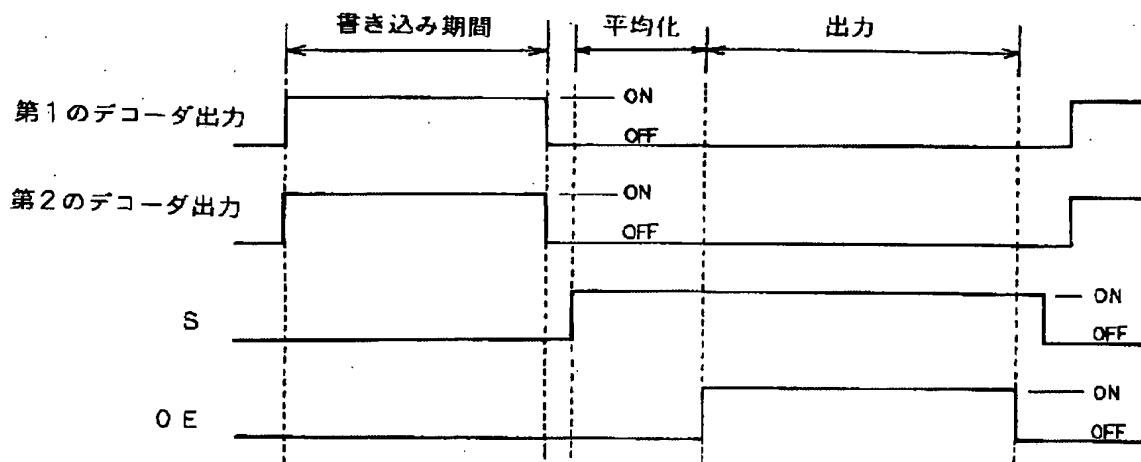
【図2】



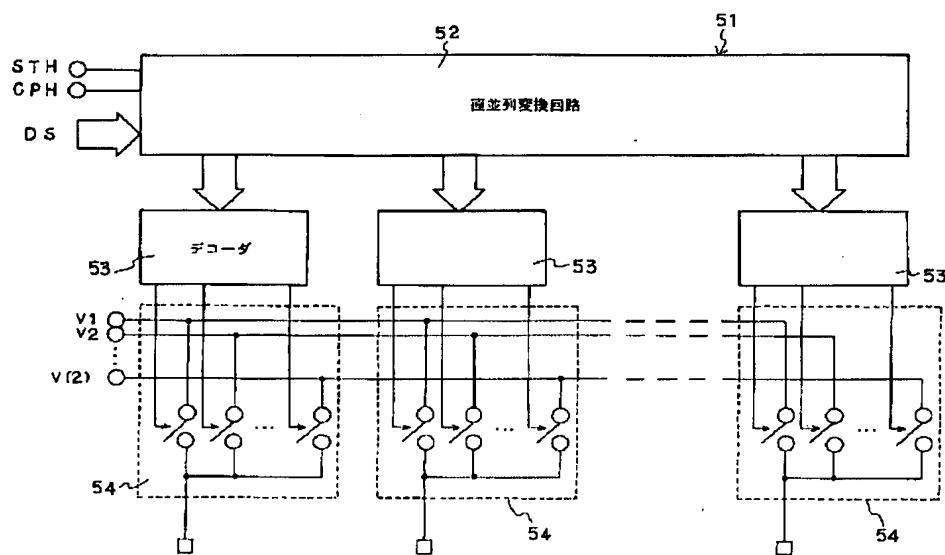
【図3】



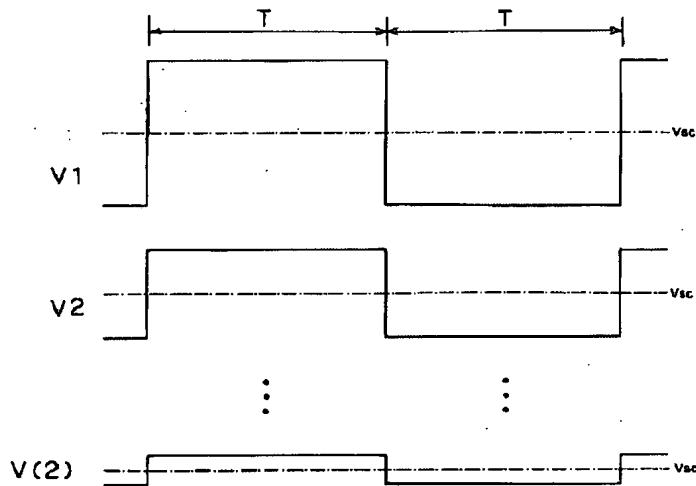
【図4】



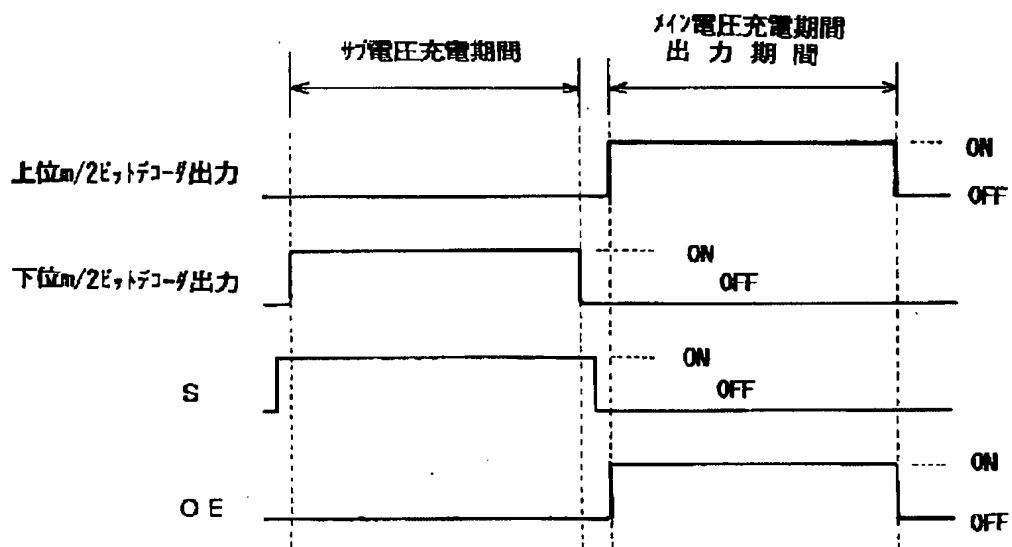
【図5】



【図6】



【図8】



【図7】

